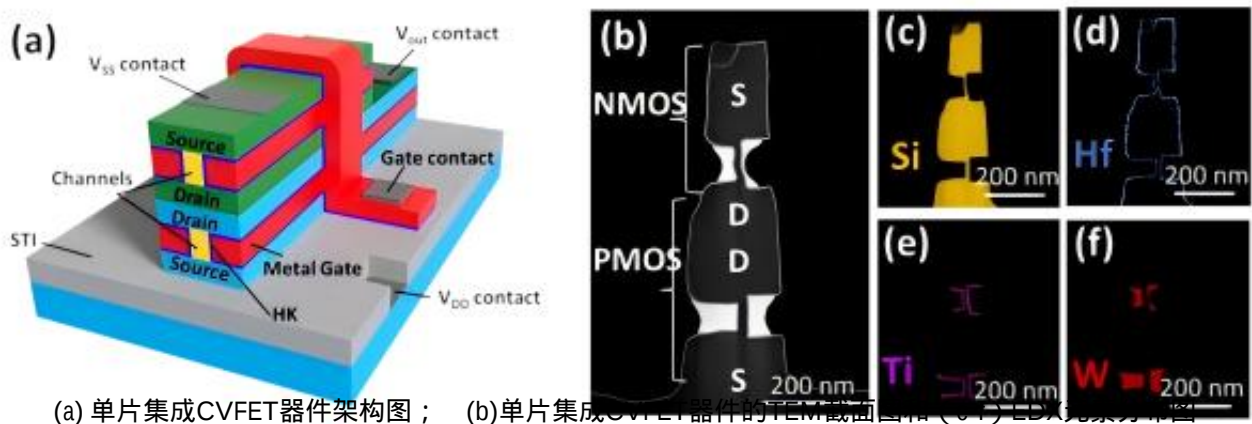


科研人员研发出互补单晶硅垂直沟道晶体管架构

近日，中国科学院微电子研究所研究人员基于自主研发的垂直沟道技术，研发出优于互补场效晶体管架构（CFET）的单片集成互补垂直沟道晶体管结构（CVFET）。

该架构制造工艺采用与CMOS制造工艺兼容的双侧面技术，通过两步外延工艺分别控制纳米片沟道厚度和栅极长度，实现n型和p型纳米片晶体管的上下堆叠和自对准一体集成。CVFET具有如下电学特性：上下层器件亚阈值摆幅分别为69 mV/dec和72 mV/dec，漏致势垒降低分别为12 mV/V和18 mV/V，电流开关比分别为 3.1×10^6 和 5.4×10^6 。CVFET的CMOS反相器可实现正常的信号相位反转功能，在1.2 V电源电压下，反相器增益为13 V/V；在0.8 V工作电压下，高电平噪声容限和低电平噪声容限分别为0.343 V和0.245 V。

相关研究成果发表在IEEE Electron Device Letters上。研究工作得到国家自然科学基金和中国科学院战略性先导专项（A类）等的支持。



(a) 单片集成CVFET器件架构图； (b) 单片集成CVFET器件的TEM截面图像； (c) EDX元素分布图

原文地址：<http://www.china-nengyuan.com/tech/234398.html>